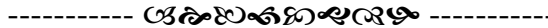


TRƯỜNG ĐẠI HỌC HỒNG ĐỨC  
KHOA KỸ THUẬT - CÔNG NGHỆ



**ĐỀ CƯƠNG CHI TIẾT**

**HỌC PHẦN**  
**ĐIỆN TỬ SỐ**

**SỐ TÍN CHỈ: 3**

**MÃ HỌC PHẦN: 177082**

**DÙNG CHO NGÀNH KỸ THUẬT ĐIỆN**

**BẠC ĐẠI HỌC**

(Theo chương trình Kỹ thuật điện được ban hành theo Quyết định số 2591/QĐ-  
ĐHHĐ ngày 28 tháng 9 năm 2023 của Hiệu trưởng trường ĐH Hồng Đức)

THANH HÓA, NĂM 2023

## ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN

Trình độ đào tạo: Đại học

### 1. Thông tin chung về học phần

Tên học phần:		<b>Mã học phần 177082</b>
Tên tiếng Việt: Điện tử số Tên tiếng Anh: Digital Technique		
Học phần: Bắt buộc, <input checked="" type="checkbox"/> Tự chọn		
Thuộc khối kiến thức hoặc kỹ năng: , Giáo dục đại cương; <input checked="" type="checkbox"/> Giáo dục chuyên nghiệp <input checked="" type="checkbox"/> Kiến thức bổ trợ, Đồ án/Khóa luận tốt nghiệp		
Số tín chỉ: 03		
Số tiết lý thuyết: 27	Số tiết bài tập/thảo luận: 36	
Số tiết thực hành:	Số tiết tự học: 135	
Số tiết các hoạt động khác: <i>Ghi rõ các hoạt động (tham quan, khảo sát, thực địa, hoạt động ngoài trời, tổ chức sự kiện...)</i>		
Học phần tiên quyết:	Không	
Học phần kế tiếp:	Không	
Bộ môn quản lý học phần	Kỹ thuật điện – điện tử	

### 2. Thông tin về giảng viên

TT	Học hàm, học vị, họ và tên	Địa chỉ liên hệ	Điện thoại, Email	Ghi chú
1	Ths. Phạm Thị Hà	Bộ môn Kỹ thuật Điện-Điện tử, Khoa Kỹ thuật - Công nghệ, ĐH Hồng Đức	0976245316 phamthiha@hdu.edu.vn	Phụ trách
2	TS. Vũ Sỹ Kỳ		0989.994.899 vusyky@hdu.edu.vn	Tham gia
3	Ths. Nguyễn Lê Thi		0912.034.387 nguyenlethi@hdu.edu.vn	Tham gia

### 3. Mô tả tóm tắt học phần

Giới thiệu về hệ đếm và mã số, đại số logic, các hàm logic cơ bản, các phương pháp biểu diễn và tối thiểu hóa hàm logic. Các họ vi mạch logic cơ bản. Thiết kế mạch logic tổ hợp: bộ số học, bộ hợp kênh và phân kênh, các mạch mã hóa, giải mã và chuyển mã. Các mạch logic dãy: các trigơ, thiết kế các mạch đếm, bộ chia tần, các mạch ghi dịch, biến đổi tương tự số, số tương tự, các bộ nhớ bán dẫn.

### 4. Mục tiêu học phần

- CO1: Có kiến thức cơ bản về hệ đếm, các làm logic cơ bản, các mạch logic tổ hợp và logic dãy.
- CO2: Thiết kế được các hàm logic.

## 5. Chuẩn đầu ra của học phần và ma trận giữa CDR của học phần và CDR của CTĐT

Chuẩn đầu ra học phần (CLOx)	Mô tả chi tiết	Chuẩn đầu ra CTĐT (PLO)
<b>Kiến thức</b>		
CLO1	Biểu diễn, chuyển đổi và tính toán được số ở các hệ đếm	PLO <sub>4</sub>
CLO2	Biểu diễn hoặc rút gọn được các hàm logic;	PLO <sub>4</sub>
<b>Kỹ năng</b>		
CLO3	Thiết kế được các mạch logic như mạch số học, mạch cộng, mạch trừ, mạch so sánh, mạch hợp kênh và phân kênh, mạch mã hóa và giải mã, mạch đếm, trigơ	PLO <sub>8</sub>
<b>Mức tự chủ và trách nhiệm</b>		
CLO4	Rèn luyện được thói quen, phong cách làm việc khoa học, nghiêm túc, có ý thức trong hoạt động tự học. Có khả năng làm việc độc lập và làm việc nhóm.	PLO <sub>11</sub>

## 6. Giáo trình/tài liệu tham khảo

### *Giáo trình/Bộ giáo trình bắt buộc (01)*

[1]. TS. Nguyễn Việt Nguyên (2010)- Giáo trình Kỹ thuật số, NXB Giáo dục.

### *Tài liệu/Bộ tài liệu tham khảo (không quá 02)*

[2]. Nguyễn Thúy Vân (2004)- Kỹ thuật số, NXB Khoa học và Kỹ thuật Hà Nội.

[3]. Đỗ Xuân Thụ (2011), Kỹ thuật điện tử, NXB GD.

## 7. Đánh giá kết quả học tập

TT	Phương pháp kiểm tra, đánh giá	Công cụ đánh giá	CDR liên quan	Trọng số
<b>I</b>	<b>Kiểm tra thường xuyên (Số TC +01)</b>			
1	Viết (3 bài)	Rubric 5	CLO1 CLO2 CLO3	30%
2	Chuyên cần và thái độ	Rubric 1	CLO4	
<b>II</b>	<b>Kiểm tra giữa kỳ (01)</b>			

	Viết	Rubric 5	CLO1 CLO2 CLO3	20%
<b>III</b>	<b>Thi cuối kì</b>			
	Viết	Rubric 5	CLO1 CLO2 CLO3	50%

(Phụ lục rubric đánh giá kèm theo)

### 8. Nội dung và hình thức tổ chức dạy học

Nội dung chính	Số tiết	Hình thức tổ chức dạy học	Chuẩn đầu ra HP	Tài liệu tham khảo	Yêu cầu SV chuẩn bị
<b>Chương 1. Giới thiệu về điện tử số và các hệ đếm (3LT;6TL;0TH)</b>					
1.1. Các hệ thống đếm 1.1.1. Hệ nhị phân 1.1.2. Hệ thập phân 1.1.3. Hệ bát phân 1.1.4. Hệ hexa	1	Lí thuyết	CLO1	[1]	<ul style="list-style-type: none"> <li>- Đọc trước các nội dung lý thuyết trong tài liệu yêu cầu trước mỗi lên lớp</li> <li>- Chuẩn bị các nội dung thảo luận và bài tập tương ứng trước mỗi giờ thảo luận, bài tập</li> </ul>
1.2. Chuyển đổi cơ số giữa các hệ đếm 1.2.1. Chuyển đổi số từ hệ nhị phân sang hệ 10, hệ 16 1.2.2. Chuyển đổi số từ hệ nhị phân sang hệ 10 1.2.3. Chuyển đổi số từ hệ nhị phân sang hệ 16 1.2.3. Hệ hexa và các phép toán trong hệ Hexa	1	Lí thuyết	CLO1	[1]	
1.3. Các phép toán với số học nhị phân 1.3.1. Phép cộng 1.3.2. Phép trừ 1.3.3. Phép nhân 1.3.4. Phép chia 1.3.5. Phép toán logic	1	Lí thuyết	CLO1	[1]	
1.4. Mã hóa số của hệ thập phân. 1.5. Mã các chữ cái, chữ số. 1.6. Khái niệm về số bù. 1.7. Biểu diễn số âm trong hệ nhị phân	20	Tự học	CLO1	[1]	
Bài tập hệ đếm	6	Bài tập	CLO2	[1]	
<b>Chương 2. Đại số logic (5LT, 10TL/BT, 0TH)</b>					

<p>2.1. Các định luật cơ bản của đại số Boole</p> <p>2.2. Các hàm logic cơ bản .</p> <p>2.2.1. Hàm hoặc (OR)- Phép cộng logic.</p> <p>2.2.2. Hàm và (AND)- Phép nhân logic.</p> <p>2.2.3. Hàm đảo (NOT)- Phép phủ định.</p> <p>2.2.4. Hàm không hoặc (NOR).</p> <p>2.2.5. Hàm không và (NAND)</p> <p>2.2.6. Hàm logic phức hợp.</p>	1	Lí thuyết	CLO1	[1]	<p>- Đọc trước các nội dung lý thuyết trong tài liệu yêu cầu trước mỗi lên lớp</p> <p>- Chuẩn bị các nội dung thảo luận và bài tập tương ứng trước mỗi giờ thảo luận, bài tập</p>
Bài tập các hàm logic	5	Bài tập	CLO2	[1]	
<p>2.3. Các phương pháp biểu diễn hàm logic .</p> <p>2.3.1. Khái niệm về Maxterm và Minterm.</p> <p>2.3.2. Các tính chất cơ bản của Maxterm và Minterm.</p> <p>2.3.3. Phương pháp liệt kê thành bảng trạng thái.</p> <p>2.3.4. Biểu diễn bằng phương pháp giải tích.</p> <p>2.3.5. Biểu diễn bằng bảng Karnaugh.</p> <p>2.3.6. Biểu diễn bằng hình học.</p>	2	Lí thuyết	CLO1	[1]	
<p>2.4. Phương pháp tối thiểu hóa hàm logic.</p> <p>2.4.1. Tối thiểu hóa bằng phương pháp giải tích.</p> <p>2.4.2. Tối thiểu hóa bằng bảng Karnaugh (bìa Các nô).</p> <p>2.4.1.1. Hàm ở dạng chuẩn tắc tuyển.</p> <p>2.4.1.2. Hàm ở dạng chuẩn tắc hội.</p> <p>2.4.3. Tối thiểu hóa hàm logic không hoàn toàn xác định.</p>	2	Lí thuyết	CLO1	[1]	
Bài tập rút gọn hàm logic	5	Bài tập	CLO2	[1]	
2.5. Chuyển đổi biểu thức OR-AND tối thiểu thành biểu thức tối thiểu dạng NAND-NAND, NORAND, NOR-NOR V)	30	Tự học	CLO1 CLO2	[1]	
Kiểm tra	15'	KT-ĐG	CLO1	[1]	
<b>Chương 3. Các họ vi mạch logic cơ bản (5LT, 2TL/BT, 0TH)</b>					

<p>3.1. Đặc điểm chung của các vi mạch logic.</p> <p>3.2. Họ logic RTL (Resistor-Transistor- Logic).</p> <p>3.2.1. Mạch đảo (NOT).</p> <p>3.2.2. Mạch không hoặc (NOR).</p> <p>3.2.3. Mạch và (AND).</p>	2	Lí thuyết	CLO1	[1]	<p>- Đọc trước các nội dung lý thuyết trong tài liệu yêu cầu trước mỗi lên lớp</p> <p>- Chuẩn bị các nội dung thảo luận và bài tập tương ứng trước mỗi giờ thảo luận, bài tập</p>
<p>3.3. Mạch logic họ DTL (Diode-Transistor- Logic).</p> <p>3.3.1. Mạch đảo (NOT)</p> <p>3.3.2. Mạch không và (NAND).</p> <p>3.4. Họ logic TTL (Transistor-Transistor-Logic).</p> <p>3.4.1. Mạch đảo (NOT).</p> <p>3.4.2. Mạch không và (NAND).</p> <p>3.4.3. Mạch không hoặc (NOR).</p> <p>3.5. Họ CMOS (Complementary-Metal- Oxyde- Semiconductor).</p> <p>3.5.1. Mạch không hoặc (NOR).</p> <p>3.5.2. Mạch không và (NAND).</p>	2	Lí thuyết	CLO1	[1]	
<p>3.6. Họ ECL (Emitter Coupled Logic).</p> <p>3.6.1. Cửa OR/NOR 2 lối vào họ ECL.</p> <p>3.6.2. Cửa OR/NOR họ ECL 10K 2 lối vào.</p>	10	Tự học	CLO1 CLO2	[1]	
Ôn tập các họ vi mạch	10	Tự học	CLO1 CLO4	[1]	
Kiểm tra giữa kỳ	50'	KT-ĐG	CLO2, CLO3, CLO4	[1]	
<b>Chương 4. Thiết kế mạch logic tổ hợp (6LT;10TL;0TH)</b>					

<p>4.1. Phương pháp thiết kế các mạch logic tổ hợp.</p> <p>4.2. Mạch số học: Bộ tổng.</p> <p>4.2.1. Bộ tổng bán phần (Half Adder: HA).</p> <p>4.2.2. Bộ tổng toàn phần (Full Adder: FA).</p> <p>4.2.3. Mạch tổng hai số nhị phân n bit.</p> <p>4.2.4. Bộ cộng song song tính trước số nhớ.</p> <p>4.3. Bộ hiệu.</p> <p>4.3.1. Mạch hiệu bán phần (Half Subtractor: HS).</p> <p>4.3.2. Mạch hiệu toàn phần (Full Subtractor: FS).</p> <p>4.3.3. Mạch trừ hai số nhị phân n bit.</p>	3	Lí thuyết	CLO3	[1]	<p>- Đọc trước các nội dung lý thuyết trong tài liệu yêu cầu trước mỗi lên lớp</p> <p>- Chuẩn bị các nội dung thảo luận và bài tập tương ứng trước mỗi giờ thảo luận, bài tập</p>
Bài tập mạch cộng và trừ	5	Bài tập	CLO3	[1]	
<p>4.4. Bộ nhân.</p> <p>4.5. Bộ so sánh.</p> <p>4.5.1. Mạch so sánh bằng nhau hai số nhị phân 1 bit.</p> <p>4.5.2. Mạch so sánh bằng nhau hai số nhị phân n bit.</p> <p>4.5.3. Mạch so sánh vận năng hai số nhị phân một bit.</p> <p>4.5.4. Mạch so sánh vận năng hai số nhị phân n bit.</p>	20	Tự học	CLO3	[1]	
<p>4.6. Hợp kênh và phân kênh.</p> <p>4.6.1. Bộ hợp kênh (chọn kênh) (multiplexer: Mux).</p> <p>4.6.2. Bộ phân kênh (Demultiplexer: DeMux).</p> <p>4.7. Các mạch biến đổi mã và chuyển mã.</p> <p>4.7.1. Chuyển từ mã thập phân sang mã BCD.</p> <p>4.7.2. Biến đổi mã nhị phân sang mã “1 từ n”.</p> <p>4.7.3. Bộ giải mã BCD sang mã 7 dấu.</p>	3	Lí thuyết	CLO3	[1]	
Bài tập thiết kế mạch MUX, DEMUX, CODE, DECODE	5	Bài tập	CLO3	[1]	
Ôn tập thiết kế mạch logic	20	Tự học	CLO3 CLO4	[1]	

Kiểm tra	15'	KT-ĐG	CLO3	[1]	
<b>Chương 5. Các mạch trigơ (4LT;4TL;0TH)</b>					
5.1. Trigơ R-S. 5.1.1. Trigơ R-S không đồng bộ. 5.1.2. Trigơ R-S đồng bộ. 5.2. Trigơ D (Delay). 5.3. Trigơ chính-phụ (Trigơ M-S). 5.4. Trigơ vạn năng J-K. 5.5. Trigơ đếm T. 5.6. Chuyển đổi Trigơ vạn năng J-K thành các loại Trigơ khác. 5.6.1. Chuyển đổi Trigơ J-K thành Trigơ R-S. 5.6.2. Chuyển đổi Trigơ J-K thành Trigơ đếm T	4	Lí thuyết	CLO1	[1]	<ul style="list-style-type: none"> <li>- Đọc trước các nội dung lý thuyết trong tài liệu yêu cầu trước mỗi lên lớp</li> <li>- Chuẩn bị các nội dung thảo luận và bài tập tương ứng trước mỗi giờ thảo luận, bài tập</li> </ul>
Bài tập trigger	4	Bài tập	CLO3	[1]	
Ôn tập về trigger	30	Tự học	CLO3 CLO4	[1]	
<b>Chương 6. Các mạch logic dãy (4LT;4TL;0TH)</b>					
6.1. Các bộ đếm nhị phân. 6.1.1. Đếm nhị phân kiểu nối tiếp (không đồng bộ). 6.1.2. Đếm nhị phân kiểu song song (đồng bộ). 6.2. Bộ đếm nhị phân có mô đun đếm bất kỳ. 6.3. Bộ đếm nhị phân ngược (trùng xung). 6.4. Bộ đếm nhị phân thuận ngược. 6.5. Các mạch ghi dịch. 6.5.1. Mạch ghi song song. 6.5.2. Mạch ghi nối tiếp. 6.5.3. Mạch ghi vừa ghi nối tiếp dịch phải, vừa ghi song song. 6.5.1. Bộ ghi nối tiếp vừa dịch phải vừa dịch trái. 6.6. Bộ chia tần.	4	Lí thuyết	CLO3	[1,2]	<ul style="list-style-type: none"> <li>- Đọc trước các nội dung lý thuyết trong tài liệu yêu cầu trước mỗi lên lớp</li> <li>- Chuẩn bị các nội dung thảo luận và bài tập tương ứng trước mỗi giờ thảo luận, bài tập</li> </ul>
Thiết kế mạch logic dãy	4	Bài tập	CLO3 CLO4	[1,2]	
Ôn tập thiết mạch logic dãy	15	Tự học	CLO3 CLO4	[1,2]	



### 9. Quy định đối với sinh viên

- Sinh viên phải tự nghiên cứu trước đề cương chi tiết, các tài liệu học tập và chuẩn bị bài trước khi đến lớp.



- Sinh viên phải tham gia đầy đủ các bài kiểm tra đánh giá thường xuyên và bài thi kết thúc học phần.

- Sinh viên phải tham dự ít nhất 80% số giờ lý thuyết, bài tập và thảo luận.

### 10. Các yêu cầu khác của giảng viên (nếu có)

Bố trí phòng học có máy chiếu đảm bảo kết nối được với máy tính.

### 11. Tiến trình cập nhật đề cương chi tiết học phần

<b>Cập nhật ĐCCTHP lần 1</b> <i>Ngày tháng năm 202</i>	<b>Người cập nhật</b>  <b>Phạm Thị Hà</b>
<b>Cập nhật ĐCCTHP lần 2</b> <i>Ngày tháng năm 202</i>	<b>Người cập nhật</b>  <b>Phạm Thị Hà</b>

**Duyệt**



**Ngô Sĩ Huy**

**Trưởng bộ môn**



**Vũ Sỹ Kỳ**

*Ngày tháng năm 2023*

**Giảng viên**



**Phạm Thị Hà**

**Rubric 1. Tiêu chí đánh giá mức độ chuyên cần và thái độ**

<b>Tiêu chí</b>	<b>Thang điểm</b>	<b>Không đạt &lt;4.0</b>	<b>Đạt 4.0-5.9</b>	<b>Khá 6.0-7.9</b>	<b>Tốt 8.0-10</b>
Tính chủ động, mức độ tích cực chuẩn bị bài và tham gia các hoạt động trong giờ học	5,0	0 đến < 2,5	2,5 đến < 3,3	3,3 đến < 4,0	4,0 đến 5,0
		Chủ động thực hiện, đáp ứng < 50% nhiệm vụ học tập được giao.	Chủ động thực hiện, đạt 50 - 64% nhiệm vụ học tập được giao.	Chủ động thực hiện, đạt 65 -79% nhiệm vụ học tập được giao.	- Chủ động, tích cực chuẩn bị bài, tham gia các hoạt động trong giờ học. - Thực hiện đạt $\geq$ 80% nhiệm vụ học tập được giao.
Thời gian tham dự buổi học bắt buộc	4,0	0 đến < 1,0	1,0 đến < 2,0	2,0 đến < 3,0	3,0 đến 4,0
		Dự < 80% số giờ lên lớp lý thuyết	Dự 80%- 89% số giờ lên lớp lý thuyết	Dự 90% - 94% số giờ lên lớp lý thuyết	Dự 95% - 100% số giờ lên lớp lý thuyết
Vào lớp học đúng giờ	1,0	0 đến < 0,25	0,25 đến < 0,5	0,5 đến < 0,75	0,75 đến 1,0
		Vào lớp muộn > 30% số buổi	Vào lớp muộn 20-30% số buổi	Vào lớp muộn (quá 15 phút) 10% số buổi	Luôn đi học đúng giờ

**Rubric 4. Tiêu chí đánh giá thuyết trình theo nhóm (sản phẩm nhóm)/Đồ án môn học, dự án/chuyên đề**

Tiêu chí	Thang điểm	Không đạt <4.0	Đạt 4.0-5.9	Khá 6.0-7.9	Tốt 8.0-10
Nội dung	3,0	0 đến < 1,0	1,0 đến < 2,0	2,0 đến < 2,5	2,5 đến 3,0
		Trình bày nội dung không liên quan hay nội dung quá sơ sài, không cung cấp được thông tin cần thiết.	Trình bày không đủ nội dung theo yêu cầu về chủ đề	Trình bày đầy đủ nội dung yêu cầu về chủ đề	Trình bày đầy đủ nội dung yêu cầu về chủ đề
Hình thức, báo cáo	2,0	0 đến < 0,5	0,5 đến < 1,0	1,0 đến < 1,5	1,5 đến 2,0
		Trình bày quá sơ sài, người nghe không thể hiểu được nội dung.	Trình bày dạng đọc, không tạo được sự quan tâm từ người nghe	Cách trình bày rõ ràng, dễ hiểu.	Cách trình bày rõ ràng, dễ hiểu.
Mức độ trả lời câu hỏi	2,0	0 đến < 0,5	0,5 đến < 1,0	1,0 đến < 1,5	1,5 đến 2,0
		Không trả lời được câu nào	Trả lời được 25%- 50% câu hỏi.	Trả lời được 70% câu hỏi.	Các câu hỏi được trả lời đầy đủ, rõ ràng, và thỏa đáng
Khả năng làm việc nhóm	3,0	0 đến < 1,0	1,0 đến < 2,0	2,0 đến < 2,5	2,5 đến 3,0
		Bài báo cáo chưa hoàn chỉnh, sai nội dung.	Không có sự kết hợp của các thành viên, có 1 hay vài thành viên chuẩn bị và báo cáo	Có sự cộng tác giữa các thành viên trong nhóm nhưng chưa thể hiện rõ ràng	Thể hiện sự cộng tác giữa các thành viên trong nhóm rõ ràng. Có phân chia câu trả lời và báo cáo giữa các thành viên

*Ghi chú: Thang điểm trên có thể thay đổi và được quy định cụ thể trong các đề cương chi tiết học phần.*

**Rubric 5. Tiêu chí đánh giá bài thi viết**

<b>Tiêu chí</b>	<b>Thang điểm</b>	<b>Không đạt &lt;4.0</b>	<b>Đạt 4.0-5.9</b>	<b>Khá 6.0-7.9</b>	<b>Tốt 8.0-10</b>
Nội dung	5,0	0 đến < 2,5	2,5 đến < 3,3	3,3 đến < 4,0	4,0 đến 5,0
		Làm bài đúng theo yêu cầu < 40 % câu theo đề bài	Làm bài đúng theo yêu cầu từ 40 - 60 % câu theo đề bài	Làm bài đúng theo yêu cầu từ 60-80 % câu theo đề bài	Làm bài đúng theo yêu cầu trên 80%
Khả năng vận dụng	3,0	0 đến < 1,0	1,0 đến < 2,0	2,0 đến < 2,5	2,5 đến 3,0
		Không thực hiện được bài tập	Thực hiện đúng chủ đề đã giảng trên lớp	Có khả năng vận dụng kiến thức	Bài làm có tính vận dụng sáng tạo
Khả năng phân tích	2,0	0 đến < 0,5	0,5 đến < 1,0	1,0 đến < 1,5	1,5 đến 2,0
		Không phân tích được vấn đề	Phân tích vấn đề còn sơ sài	Có khả năng phân tích tương đối đầy đủ vấn đề được đưa ra	Phân tích chính xác vấn đề được đưa ra

*Ghi chú: Thang điểm trên có thể thay đổi và được quy định cụ thể trong các đề cương chi tiết học phần.*

